

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD CÓRDOBA
DEPARTAMENTO ELECTRÓNICA

CATEDRA DE TÉCNICAS DIGITALES II

Examen final 12 de febrero de 1998

Ud debe controlar el flujo de información en una interface paralela CENTRONIX, que opera a 60 KB/seg.

Debe establecer el mecanismo para que opere por interrupción.

Diseñe un circuito que satisfaga este requisito. El mismo debe estar COMPLETO.

Desarrolle el esquema del software capaz de administrar la interrupción, detallando en Assembler la rutina de toma de datos.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Examen final 26 de febrero de 1998

Cátedra de Técnicas Digitales II.

Usted debe transformar información serie a paralelo. La información serie llega en formato RS232-C excepto por el baudrate, que es mayor al admitido por la norma.

Usted debe recibir, usando protocolo de siete líneas, la información serie. El formato del frame es: 8 bits dato, paridad par, un bit stop. Una vez recibido el carácter, se lo tiene que transferir a través de un puerto paralelo con el formato Centronix. Ud. debe diseñar el circuito capaz de realizar estas funciones operando en recepción y transmisión por medio de interrupciones. Debe también diseñar el soft que realice esta función.

Si el procesador que Ud. utiliza tiene un reloj de 1.0 MHz, ¿cuál es la velocidad máxima de recepción posible para mantener la condición de operación por interrupción?. Este punto es fundamental.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO ELECTRÓNICA.

Cátedra de Técnicas Digitales II.

Examen final. 2 de julio de 1998.

Se debe administrar un sistema de comunicaciones con seis canales de transmisión de datos por RS 232-C.

Los canales de comunicación están implementados con protocolo completo de siete líneas cada uno. En cada extremo de ellos hay una terminal de datos boba (teclado, pantalla y sistema de comunicación).

Usted debe implementar el circuito que pueda realizar esta función. Para cada uno de los canales prevea la existencia de un buffer de 2KB de memoria RAM para datos (1K para recepción y otro para transmisión.)

La tarea a realizar es: Leer un caracter desde el enlace activo, retransmitirlo y esperar. Si no se recibe de vuelta el caracter XOFF (D4 h), el caracter previamente recibido se debe guardar en la posición del buffer apuntada por puntero. Ud. debe llevar un puntero para cada canal, manteniendo actualizada en él la posición donde ha de guardarse el siguiente caracter . En modo transmisión se debe realizar la operación inversa. Si el caracter recibido es XOFF, interrumpir la transmisión o recepción.

Escriba en el assembler de su micro la rutina completa de recepción.
UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen final. 16 de julio 1998.

Usted debe leer datos desde una unidad de cinta magnética. Esos datos llegan en serie a un ritmo de 800 Kbps. Llegan en forma de paquetes de 512 bytes cada paquete seguido de cuatro bytes que tienen el CRC (suma aritmética de todos los bytes de dato).

Usted debe realizar el circuito que, usando un micro, pase esa información de serie a paralelo. El circuito que se le pide debe:

Recibir la información serie.
Contar los bits y generar un pedido de interrupción cuando se recibe el último
Transformar la información serie en paralelo, en formato byte
Detectar que el CRC esté bien.
Trasladar los 512 bytes de dato a un buffer (tiene que haber dos de ellos).
Volver al principio.

Debe diseñar el circuito y escribir un diagrama de bloques del soft que usa.

Escriba en Assembler la rutina del cálculo del CRC.
UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen Final. 30 de julio de 1998.

Se tiene un dispositivo para administrar puertos de impresión. El mismo consiste en un puerto paralelo Centronics, por el que se reciben datos, y cuatro puertos similares, en los que hay conectada una impresora en cada uno.

Usted debe:

Administrar la recepción de datos. Los mismos llegan en forma de paquetes de 1024 bytes de largo, con un byte inicial que lleva la dirección de cada una de las colas de impresión. (#0, #1, #2 y #3). Los datos que llegan deben ser pasados a un bufer de impresión, de 8KB de largo para cada impresora.

Administrar la impresión en las cuatro impresoras. Operan de modo estándar, de acuerdo al protocolo Centronics.

Diseñar el circuito que realice esta función. TODO debe funcionar por interrupción. Debe hacer un esquema del diagrama de flujo de su software. Escriba en Assembler la rutina que recibe un caracter.

Protocolo Centronics:

strobe

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen final. 24 de setiembre de 1998.

Se desea poder examinar y modificar el contenido de un mapa de memoria. El mismo tiene una capacidad máxima de FFFFFFFh bytes.

Ud. debe diseñar un equipo que:

a.- Muestre en un display de diodos electroluminiscentes de 15 barras de ánodo común la posición de memoria en el mapa y su contenido en el formato:

D5 D4 D3 D2 D1 D0 d1 d0,

donde D5 a D0 son dígitos de dirección (hexa) y d1 y d0 son dígitos de dato en hexa.

b.- La posición de memoria se selecciona mediante un teclado de 24 teclas: caracteres 0 a H y las teclas: Borrar, Escribir, Anterior, Siguiente, Ir A, Escape, Clear y Fin.

Las funciones de las teclas coinciden con sus rótulos:

Borrar escribe ff en la posición de memoria, Escribir habilita la función de entrar un par de dígitos hexa que reemplazan el contenido de la posición de memoria., Anterior examina la posición de memoria inmediatamente anterior a la que se muestra, Siguiente examina la posición de memoria inmediatamente posterior a la que se muestra, Ir A habilita la posibilidad de introducir una dirección de seis dígitos, Escape y Fin cierran la rutina de inspección de datos, Clear escribe 00 en la posición de memoria indicada.

c.- El diseño debe comprender: circuito de manejo de display y teclado y diagrama del software que realiza las funciones pedidas. Escriba en Assembler la rutina de Escribir.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen final. 10/dic/1998

Usted debe leer el estado de 128 variables digitales. Ellas se originan en cierres de contactos que están alimentados con 24 V c.a. Estas variables deben estar optoacopladas.

A su vez, deberá poder manejar 64 variables digitales de salida. Ellas también deben estar optoacopladas y terminar en el mando de una bobina de relé accionado por 24 V c.a.

Se pide el circuito a usar para realizar la acción pedida. Debe disponer de 8 KB de RAM. El circuito debe mostrar por lo menos un bit de entrada y uno de salida con sus circuitos completos (toda la electrónica necesaria), desde la llave de entrada hasta el relé de salida.

Debe asimismo escribir, en el Assembler del procesador que utilice, una rutina que garantice el tiempo mínimo para la lectura de datos y otra similar para la escritura.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA.

Cátedra de Técnicas Digitales II.

Examen final

17 de diciembre de 1998.

Se desea hacer un reloj. Para ello se dispone de una base de tiempo generada por un patrón de frecuencia a 10.0 MHz.

Se desea ver la hora en formato:

HH : MM : SS. d d d d

siendo: HH dígitos de horas MM dígitos de minutos, SS dígitos de segundos y dddd son fracciones de segundo (cuatro decimales)

Se pide:

adquirir los datos de la hora cada 100 (s. Debe hacerse de modo que no exista error en la información, esto es, que los datos han de leerse en menos de 100 (s. leídos los datos, se los transfiere a un display numérico, formado por diodos emisores de luz, de siete segmentos de cátodo común, que está multiplexado en tiempo. El multiplexado se hará a un ritmo no superior a 10 ms. (esto es, que el reloj que maneja el multiplexado tendrá un período (10 ms.) cada 10 ms se transmite por un enlace serie RS 232-C a 9600 bps la información de Hora, minutos, segundos y centésimas de segundo (dos dígitos decimales).

Se pide que Ud implemente una estrategia para que todo esto sea posible con un microprocesador de reloj no superior a 2.0 MHz.

Es parte del examen el circuito de multiplexado del display. (un solo dígito).

Normal

Normal

Título 1

Título 1

Fuente de párrafo predeter.

Fuente de párrafo predeter.

Texto independiente

Texto independiente

GuillerC:\Documents and Settings\Guille\Datos de programa\Microsoft\Word\Guardado con

Autorrecuperación de Documento1.asd

GuillerC:\Documents and Settings\Guille\Datos de programa\Microsoft\Word\Guardado con

Autorrecuperación de Documento1.asd

GuilleZC:\Documents and Settings\Guille\Mis documentos\Técnicas Digitales II\Teorico td2\1998.doc

GuilleZC:\Documents and Settings\Guille\Mis documentos\Técnicas Digitales II\Teorico td2\1998.doc

Unknownÿ

Times New Roman

Times New Roman

Symbol

Symbol

UNIVERSIDAD TECNOLÓGICA NACIONAL

UNIVERSIDAD TECNOLÓGICA NACIONAL

Guille

Guille

Guille

Guille

UNIVERSIDAD TECNOLÓGICA NACIONAL

Guille

Normal.dot

Guille

Microsoft Word 9.0

UTN - FACULTAD CORDOBA

UNIVERSIDAD TECNOLÓGICA NACIONAL

Root Entry

1Table

1Table
WordDocument
WordDocument
SummaryInformation
SummaryInformation
DocumentSummaryInformation
DocumentSummaryInformation
CompObj
CompObj
ObjectPool
ObjectPool
Documento Microsoft Word
MSWordDoc
Word.Document.8