

## PROGRAMA ANALÍTICO DE: TÉCNICAS DIGITALES 1

Propuesta de modificación.

Nivel	Cuatrimestre	Código	Hs. semanales
3ro	Anual		4

Correlatividades:

### Para cursar:

Cursada: Informática 1

Aprobada: Álgebra y Geometría Analítica.

### Para rendir:

Aprobada: Informática 1

### Estrategias metodológicas

**Clases teóricas:** exposición del tema por parte del docente utilizando el proyector como principal medio de exposición y la pizarra como elemento auxiliar para la profundización de determinados temas. Metodología para el análisis y síntesis de circuitos utilizando lenguaje de descripción de Hardware. Dialogo con los alumnos y evacuación de dudas e inquietudes. Exposición de la técnica y método prácticos para la resolución de problemas y ejercicios que involucren los temas expuestos, ejecución de ejercicios con los alumnos para afirmar los conocimientos.

**Clases prácticas de aula:** Repaso de la técnica o método a aplicar en la resolución de ejercicios y problemas, guía y coordinación de los grupos de trabajo para resolución de los trabajos prácticos principales de cada unidad.

**Clases prácticas de laboratorio:** Los trabajos prácticos se ejecutaran con los mismos grupos que realizan los trabajos prácticos de aula, el JTP, realizará una breve exposición de la actividad a realizar, guiará y coordinará los trabajos, prestando asesoramiento durante toda la actividad.

## **Contenidos:**

### **UNIDAD 1: ÁLGEBRA DE BOOLE.**

Postulados y teoremas del Álgebra de Boole. Principios de la lógica. Concepto de Miniterminos y Maxiterminos. Teoremas de Morgan. Teorema del consenso. Operaciones lógicas y su analogía mecánica. Concepto de Tabla de Verdad. Conceptos de los lenguajes de descripción de Hardware – RTL- VHDL. Elementos del lenguaje.

### **UNIDAD 2: FUNCIONES LÓGICAS Y SU MINIMIZACIÓN.**

Función canónica. Obtención de funciones desde la tabla de verdad. Función complemento. Expansión a la forma canónica, métodos tabulares y algebraicos. Operadores lógicos y sus relaciones. Formas estándar y su obtención. Conceptos básicos de minimización. Diagramas de Karnaugh para 2, 3, 4 y 5 variables. Representación de funciones en Diagramas K y su minimización. Implicantes primos, esenciales y no esenciales. Condiciones no importa/no sucede. Aplicación de las funciones lógicas. Descripción de funciones lógicas en VHDL. VHDL concurrente. Introducción a las herramientas de CAD. Síntesis. Archivos UCF. Simulación.

### **UNIDAD 3: SISTEMAS DE NUMERACIÓN Y CÓDIGOS.**

Sistemas de numeración posicionales o pesados (decimal, binario, octal y hexadecimal), polinomio de formación. Métodos de pasaje de una base a otra. Códigos binarios, distintos tipos, BCD, progresivos, alfanuméricos, ASCII. Códigos con detección de errores (con bit de paridad) y códigos con detección / corrección de errores (Hamming). Representación de magnitudes, punto fijo. Representación numérica en VHDL.

### **UNIDAD 4: CODIFICADORES/DECODIFICADORES – MULTIPLEXORES/DEMULTIPLEXORES.**

Generación de códigos y sus circuitos asociados. Circuitos integrados comerciales y expansiones. Diseño de un codificador decimal a BCD. Conversión de códigos. Decodificador, concepto, tipos. Circuitos integrados comerciales y su expansión. Aplicaciones: diseño de un decodificador BCD a decimal, diseño de un decodificador BCD a siete segmentos. El decodificador como generador de funciones. Multiplexores, concepto, distintos tipos, aplicaciones. El multiplexor como generador de funciones. Demultiplexores, concepto, distintos tipos, aplicaciones. Multiplexor analógico. VHDL Funcional, uso de when - else, with – select, aplicación a codificadores y multiplexores.

### **UNIDAD 5: ARITMÉTICA BINARIA.**

Suma binaria, suma BCD, resta binaria (sus distintos casos): conceptos, reglas operativas, tablas de verdad y circuitos representativos. Circuito sumador/restador. Circuitos integrados comerciales, expansiones. Comparadores de magnitud, conceptos, reglas operativas, y circuitos representativos. Circuitos integrados comerciales, expansiones. Unidad Lógica y Aritmética. Multiplicación. Diseño de circuitos aritméticos utilizando VHDL. Paquetes y bibliotecas. Instanciación de componentes.

## **UNIDAD 6: TECNOLOGÍA.**

Familia lógica ideal, sus características: función de transferencia, especificaciones de tensión y de corriente, disipación de potencia, retardo de propagación, margen de ruido.

Familia C-MOS: Serie 4000, 74HC y 74HCT. Características: impedancia de entrada y de salida, función de transferencia, especificaciones de tensión y de corriente de entrada y de salida, margen de ruido, retardo de propagación, consumo estático y dinámico. Interface C-MOS/TTL y TTL/C-MOS. Lógica de tres estados. Tipos de salida.

Familia TTL: Serie 74/54 Standard, Schotky y Low Schotky. Características generales.

Display – LED: conceptos básicos, características tensión-corriente y corriente intensidad- lumínica. Excitación de LED con transistores y con CI. Display de siete segmentos, configuración ánodo común y cátodo común. Display multiplexado. Display de cristal liquido, conceptos básicos.

Dispositivos lógicos programables FPGA- CPLD - PAL – GAL, tecnología SRAM y antifuse.

## **UNIDAD 7: BIESTABLES, CONTADORES Y REGISTROS.**

Memoria de un bit. Circuito biestable SR activo por alto y por bajo. Tabla de estados. Diagrama temporal. Circuito biestable SR síncrono, tabla de estados y diagrama temporal. Biestable tipo D asíncrono y síncrono. Limitaciones de los biestables. Biestable Maestro-Esclavo, tipos SR, JK y D. Tablas, ecuaciones de estado y diagramas temporales Biestables activados por flancos (edge triggered).

Contadores, conceptos básicos: modulo, tipo de cuenta, código, etc. Contadores asíncronos y síncronos. Contadores ascendentes y descendentes. Diseño de contadores asíncronos y síncronos. Condiciones iniciales. Contadores programables. Conexiones en cascada de contadores.

Registro de desplazamiento, clasificación de los registros. Registro de desplazamiento como contador. Diagrama de estados universal. Diagramas de Brujin. Circuito de retardo con compuertas. Aplicaciones.

Descripción de sistemas secuenciales en VHDL, process, if-then-else, elsif.

## **UNIDAD 9: CIRCUITOS SECUENCIALES.**

Circuitos secuenciales síncronos, conceptos básicos. Análisis de un circuito secuencial. Procedimiento de diseño. Diseño de un generador de secuencia. Autómata de Mealy y de Moore. Reducción de estados. Asignación de estados. Descripción de máquinas de estado en VHDL, simulación. Problemas de aplicación.

## **UNIDAD 12: CIRCUITOS DE TIEMPO**

Osciladores con CI inversores, control del ciclo de trabajo, entradas de habilitación. Osciladores con Trigger Schmitt. Circuito monoestable, monoestable redisparable, Circuito de retardo con compuertas y con Trigger Schmitt. Osciladores a cristal, osciladores integrados.

## **UNIDAD 10: MEMORIAS.**

Conceptos básicos, clasificación de las memorias según el modo de operación, permanencia de la información, la tecnología, etc. Descripción de los pines, utilización de los buses, del habilitador del chip. Diagrama temporal de una memoria de acceso aleatorio. Memorias ROM, PROM, EPROM y EEPROM, estructura básica y descripción de las celdas básicas. Aplicaciones con ROM: semisumador, generador de pulsos, generación y conversión de códigos. Análisis de los requerimientos temporales de los sistemas.

## **UNIDAD 11: ESTRUCTURAS DE BUSES.**

Comunicación en sistemas de múltiples bloques, intercambio de información tipo "uno a uno", "uno a todos", "todos a uno" y todos con todos", concepto de bus. Control de las transferencias: utilización de elementos de tercer estado para su implementación; operación secuencial y su temporización. Tipos de buses: unidireccionales, bidireccionales, multiplexados. Buses dedicados. Aplicaciones más comunes, arquitectura ortogonal.

## **BIBLIOGRAFIA**

Diseño de lógica digital. B. Holdsworth (Editorial G. GILI)

Electrónica digital. Enrique Mandado (Marcombo)

Técnicas digitales 1 Rodolfo Cavallero

VHDL lenguaje para síntesis y modelado de circuitos Fernando Pardo y otro  
(ALFA OMEGA – RAMA)