

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA.

Cátedra de Técnicas Digitales II.

Examen final. 22 de febrero de 2001.

Se tiene que diseñar una placa, compatible con el bus de la PC XT, para adquirir datos digitales a un ritmo máximo de 5 mil muestras por segundo. La información analógica estará comprendida entre + 5 y - 5 V, y deberá leerse con 12 bits de resolución, en convenio de complemento a dos. Los canales de entrada serán 8, pudiéndose direccionar a través del contenido de un registro que la PC escribe.

Todo el conjunto, incluido el hard para conexión a la PC debe operar por interrupción y debe usar direcciones entre las 3F0 h a la 3FF h.

La cantidad de muestras por segundo será el contenido de un timer que se cargará con el período adecuado (1s máximo, 200 (s mínimo.) El timer estará direccionado dentro del conjunto anterior.

Ud debe proveer enclavamiento por encima y debajo del intervalo de +5 a - 5 V, de modo de proteger el conversor contra sobretensiones de entrada.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen final 8 de marzo de 2001.

Se debe medir la contracción de una masa de hormigón aplicando celdas de carga. Ellas dan una tensión, que una vez procesada representa 1 mV por cada (m de desplazamiento. Se espera un desplazamiento máximo de 2.6 mm en total. Ud. debe muestrear seis canales en total, todos de las mismas características.

Se pide que diseñe una placa que pueda montarse sobre un bus ISA de 8 bits y que:

tenga un temporizador para seleccionar el intervalo de muestras entre 1 s y 60 s con incrementos de 1 s.

mapeado en 3E0h

tenga la interface necesaria hacia el bus ISA.

incluya el conversor A/D adecuado, con su interface hacia el micro en la dirección base 3E8h

incluya una memoria RAM estática de 64 KB y el circuito adecuado para mapearla en la dirección A0000h.

Genere un pedido de interrupción cada vez que el timer llegue a la cuenta por IRQ5 y otro para la línea eoc del A/D por IRQ4.

Es parte importante del examen que Ud. conteste cuántas mediciones caben en la memoria RAM, con el formato:

#canal [0-5] <espacio><medida en (m><0Dh><0Ah>.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II.

Examen final. 28 de junio de 2001.

Se tiene un transductor de vibraciones que entrega una señal proporcional a la velocidad de su eje de medición. Esta señal puede tener componentes de hasta 10 KHz y tiene una amplitud de 3 V p-p como máximo. Asimismo se dispone de un reloj cuya base de tiempo es una señal patrón de 10 MHz y una serie de divisores.

Ud. debe diseñar un circuito, basado en un microprocesador V20 (NEC, compatible pin a pin con el Intel 8088) funcionando con un reloj de 24 MHz para adquirir cada muestra de la señal que se tome sincronizada con el reloj. Se deben tomar muestras con una resolución de 100 (V.

Cada 100 muestras se transmite el valor leído de la misma en forma de caracteres ASCII por medio de un enlace RS232-C, con protocolo completo a 9800 bps.

Implementar el circuito con un micro en modo mínimo.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA.

Cátedra de Técnicas Digitales II.

Examen final 12 de julio de 2001.

Usted debe adquirir señales de 4 V p-p con una resolución de 1 mV. La señal tiene componentes de hasta 10 KHz. Para ello Ud. diseñará un circuito de sample and hold de $T_{\text{sample}} = 10 \text{ ns}$ y $T_{\text{hold}} = 200 \text{ s}$. El circuito estará asociado al convertor de modo que se pueda operar por interrupción. El convertor se leerá en paralelo (es decir, todos sus bits simultáneamente) mediante algún dispositivo mapeado entre las direcciones 300 y 31F del mapa de i/o. Deberá asimismo elegir el convertor adecuado y su circuitería asociada para leer señales de $\pm 2 \text{ V}$.

El circuito tendrá además un puerto Centronix paralelo y un canal serial, capaz de enviar y recibir información a 9600 bps, con protocolo completo de 7 líneas.

Se pide la rutina de programación del dispositivo serial en assembler. Se pide además la rutina en assembler de lectura de los datos del convertor.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELCTRÓNICA.

Cátedra de Técnicas Digitales II.

Examen final 26 de julio de 2001.

Se tiene un microprocesador NEC V20 (equivalente funcional del i8088) funcionando a 12 MHz de velocidad de reloj. Está destinado al control de un vivero y debe manejar las variables ambientales. Ellas son:

temperatura ambiente
humedad relativa del aire
heliofanía (densidad de radiación solar)

Para todas estas variables se tienen transductores electrónicos, que entregan las siguientes señales:

temperatura: 100 mV/°C. Excursión: -3 a 50 °C. Resolución necesaria: 0.1 °C.
humedad: 100 mV = 1% de humedad. Excursión: 10 a 90 %. Resolución 0.1%
heliofanía: 100 mV = 100 w/m². Excursión: -150 a 1500 w/m². Resolución: 10 w/m².

Se necesita que las variables sean leídas cada 1/2 minuto. Para ello se requiere generar un reloj que opere desde la frecuencia de línea y genere un pedido de interrupción dos veces por minuto. De algún modo se debe llevar la hora y la fecha en formato

dd mm aaaa hh mm. (día, mes, año, hora, minutos)

Cada 5' se debe transmitir el promedio de los datos de los últimos cinco minutos por un enlace RS 232 a 9600 baud, en el mismo formato expresado arriba.

Se pide:

Circuito del microprocesador y sus periféricos
Circuito de generación del reloj
Circuito de adquisición de datos, con el acondicionamiento de señal necesario
Escriba el programa en assembler que realiza el promedio de la temperatura.

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ELECTRÓNICA

Cátedra de Técnicas Digitales II

Examen final 24 de septiembre de 2001.

Se desea adquirir y procesar una señal analógica cuya componente de más alta frecuencia es de 4 KHz y su amplitud pico a pico es de 4.0 V.

Usted deberá usar para ello un circuito basado en un microprocesador V20 a 20 MHz. Los elementos que use para la adquisición estarán mapeados desde la posición 300h en el mapa de e/s.

Se pide resolución tal que sea posible discriminar 1 mV. Ud. deberá detallar:

circuito general y su mapa
sistema de adquisición usado. DEBE incluir un sample & hold.
interface del conversor hacia el micro, incluyendo las señales de control del conversor

Una vez adquirida la señal, se debe realizar una suma de los valores acumulados. Debe Ud. cuantificar el ancho de la palabra resultado para permitir sumar 4096 datos.

Escriba en Assembler la rutina de suma.

1 úóúöóúúóúòúí ááú
úóúöóúúóúòú íááí ú
Normal
Normal
Fuente de párrafo predeter.
Fuente de párrafo predeter.
GuilleZC:\Documents and Settings\Guille\Mis documentos\Técnicas Digitales II\Teorico td2\2001.doc
GuilleZC:\Documents and Settings\Guille\Mis documentos\Técnicas Digitales II\Teorico td2\2001.doc
<F;B4V
Unknownÿ
Times New Roman
Times New Roman
Symbol
Symbol
Courier New
Courier New
Wingdings
Wingdings
UNIVERSIDAD TECNOLÓGICA NACIONAL
UNIVERSIDAD TECNOLÓGICA NACIONAL
Guille
Guille
Guille
Guille
UNIVERSIDAD TECNOLÓGICA NACIONAL
Guille
Normal.dot
Guille
Microsoft Word 9.0
UTN - FACULTAD CORDOBA
UNIVERSIDAD TECNOLÓGICA NACIONAL
Root Entry
1Table
1Table
WordDocument
WordDocument
SummaryInformation
SummaryInformation
DocumentSummaryInformation
DocumentSummaryInformation
CompObj
CompObj
ObjectPool
ObjectPool
Documento Microsoft Word

MSWordDoc
Word.Document.8